COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES
DRHRS / SCP
BUREAU DES STAGES DE LONGUE DUREE EN ENTREPRISE
LAURENCE LOURS / CEA Saclay
01.69.08.20.90
stages@cea.fr
http://www.cea.fr/ressources_humaines/stages_et_formation_en_alternance

Formulaire

Fiche Stage ≥ 3 mois

(Bac + 4, Bac + 5)

Centre : Saclay **Pôle ou Direction** : DRT

Dépt/Service/Labo :
ex : IRAMIS/SPAM/EDNA (sans espaces) LIST/DACLE/LaSTRE

_____ Imputation

Encadrement

Nom - Prénom de l'ingénieur responsable : Loïc CUDENNEC

Tél (8 chiffres) : 01 69 08 00 58 Mail : loic.cudennec@cea.fr

Nom du chef de laboratoire : Renaud SIRDEY Tél. : 01 69 08 45 42

Titre du stage *(visible sur internet)*

Recherche d'une solution optimale multi-protocoles de cohérence en fonction des applications et de l'infrastructure d'exécution.

Sujet confié au stagiaire / objectifs du stage
(suggestion : ajouter les liens Webs vers le laboratoire et la page personnelle du tuteur)

Les architectures manycoeurs sont caractérisées par des centaines, voire des milliers de cœurs de calcul implantés sur un processeur et interconnectés par un réseau sur puce. Dans ce contexte, la mémoire cache se retrouve répartie sur les différents cœurs, ou partagée entre certains d'entre eux. Les accès concurrents à des données partagées peuvent être pris en charge par des mécanismes et des protocoles de cohérence dont le but est d'offrir des garanties sur la fraîcheur des données. Des travaux ont été engagés dans le laboratoire afin de proposer une plateforme expérimentale permettant d'utiliser divers protocoles de cohérence. Ces protocoles doivent être choisis et adaptés lors de la phase de compilation pour chaque contexte applicatif et architecture d'exécution.

L'objectif de ce stage est de contribuer à la réalisation d'un outil d'aide à la décision pour le choix et le paramétrage des protocoles de cohérence. Plusieurs axes de recherche peuvent être explorés. Un premier axe consiste à caractériser certains protocoles de cohérence en terme de saturation des caches et de communications réseau sur une représentation haut niveau de la topologie des mémoires. Un deuxième axe consiste à trouver des solutions optimales de combinaisons de protocoles à déployer, en s'inspirant de techniques de recherche opérationnelle. Enfin, une évaluation des travaux sera effectuée sur une plateforme matérielle multicoeur, par exemple à travers la réalisation d'un démonstrateur pour la carte Parallela d'Adapteva.

Mots-clés : Manycoeurs, Mémoire cache, Cohérence des données, Plate-forme multi-protocoles, Recherche opérationnelle.

Domaine de spécialité requis : Informatique

Autres domaines de spécialités, mots clés : Architecture, Système, Compilation, Recherche opérationnelle

Moyens mis en œuvre (expériences, méthodes d'analyses, autres...)

Moyens informatiques mis en œuvre :

Langages : ANSI C
Logiciels : Linux/Unix

Niveau souhaité : Bac + 4/5 **Formation souhaitée :** Ingénieur/Master

Durée du stage : 5 à 6 mois **Stage pouvant se poursuivre en thèse :** ☐

Niveau d'habilitation défense (AS au minimum) : AS